

SEMICONDUCTOR DEVICE

Patent Number: JP1059863
Publication date: 1989-03-07
Inventor(s): UNO MITSUHIRO; others: 02
Applicant(s): MATSUSHITA ELECTRIC IND CO LTD
Requested Patent: JP1059863
Application Number: JP19870216876 19870831
Priority Number(s):
IPC Classification: H01L29/78; H01L21/20; H01L27/12; H01L29/40
EC Classification:
Equivalents: JP2667173B2

Abstract

PURPOSE:To obtain a thin film transistor (TFT) driving a liquid crystal display showing good image characteristics, by specifying a film thickness of an amorphous silicon semiconductor comprising phosphorus which improves an ohmic contact between a semiconductor layer and source and drain electrodes of the TFT for constituting an image display apparatus in combination with a liquid crystal.

CONSTITUTION:A gate electrode 2 comprising chrome is formed on a glass substrate 1 and silicon nitride (4000A) serving as a gate insulating film 3, amorphous silicon (4000A) serving as a semiconductor layer 4, and amorphous silicon semiconductor layers 5a and 5b comprising phosphorus are sequentially and selectively deposited by a plasma chemical vapor deposition method, and aluminum serving as source and drain electrodes 6a and 6b is selectively formed to complete a TFT. At this time, by making the film thickness of the amorphous silicon semiconductor layer comprising phosphorus 80A-440A, a sufficient ON current and an ON/OFF ratio can be obtained and a liquid crystal display showing good image characteristics can be driven.

Data supplied from the esp@cenet database - I2

THIS PAGE BLANK (USPTO)

⑫ 公開特許公報(A)

昭64-59863

⑤ Int.Cl.⁴H 01 L 29/78
21/20
27/12
29/40

識別記号

3 1 1

庁内整理番号

P-7925-5F
7739-5F
A-7514-5F
A-7638-5F

④ 公開 昭和64年(1989)3月7日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体装置

⑰ 特 願 昭62-216876

⑱ 出 願 昭62(1987)8月31日

⑲ 発 明 者 宇 野 光 宏 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑲ 発 明 者 堀 田 定 吉 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑲ 発 明 者 小 林 郁 典 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑳ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
 ㉑ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

(1) 基板の一主面上に第1の導電体層が選択的に形成され、絶縁薄膜層を介してシリコンを主成分とする第1の非単結晶半導体層が前記第1の導電体層と一部重なるように選択的に形成され、第2の導電体層がリンを含むシリコンを主成分とする第2の非単結晶半導体層を介して前記第1の非単結晶半導体層と一部重なるように形成されている半導体装置において、前記第2の非単結晶半導体層の膜厚が80Å～440Åであることを特徴とする半導体装置。

(2) 第2の非単結晶半導体層の膜厚が120Å±40Åであることを特徴とする特許請求の範囲第1項記載の半導体装置。

(3) 第2の非単結晶半導体層の膜厚が300Å～440Åであることを特徴とする特許請求の範囲第1項記載の半導体装置。

(4) 第2の非単結晶半導体層が非晶質シリコンであることを特徴とする特許請求の範囲第2項記載の半導体装置。

(5) 第1の非単結晶半導体層が非晶質シリコンであることを特徴とする特許請求の範囲第2項記載の半導体装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は液晶などと組み合わせて画像表示装置を構成するための薄膜トランジスタ(以後TF Tと呼ぶ)の半導体層とソース・ドレイン電極との間に設置してオーミック接触を得るための半導体薄膜に関するものである。

従来の技術

第1図にTF Tの要部構成断面図を示す。ガラス基板1上に例えばクロムよりなるゲート電極2が形成され、非晶質シリコン半導体層4が窒化シリコンゲート絶縁膜3を介して形成され、アルミニウムよりなるソース、ドレイン電極6a、6bがリンを含む非晶質シリコン半導体層5a、5b

を介して形成されている。

通常非晶質シリコン半導体とアルミニウム等の金属が直接接続されるとその間に大きな抵抗が生じてしまう。そこで上述のリンを含む非晶質シリコン半導体層5a、5bをその界面に形成することにより、非晶質シリコン半導体層4とソース、ドレイン6a、6bとの間のオーミック接触が改善される。

第1図に示す構造は、逆スタガーと呼ばれている構造であるが、順スタガー型やコプレー型に関しても、本特許で以下詳細に説明する内容は成り立つ。

発明が解決しようとする問題点

この非晶質シリコン半導体層の膜厚が著しく薄い場合、また著しく厚い場合、TFT特性(ドレイン電流-ゲート電圧特性)が悪化する。

本発明はかかる問題点にのぞみなされたもので、リンを含む非晶質シリコン半導体層の膜厚を制御することにより、充分な特性がえられるTFTを提供することを目的としている。

の時リンを含む非晶質シリコン半導体の膜厚を0A~500Aの間で変化させて形成し、TFT特性を検査した。第2図は、リンを含む非晶質シリコン半導体の膜厚に対して、オン電流(ゲート電圧18V、ドレイン電圧12V時のドレイン電流)、ゲート電圧を-20Vから+20Vへ掃引(ステップ電圧1V、ホールド時間1秒)して測定したときのオフ電流(ゲート電圧-5V、ドレイン電圧12V時のドレイン電流)及び、それらから求めたオン・オフ比(オン電流/オフ電流)を示したものである。図に示すようにリンを含む非晶質シリコン半導体の膜厚が80A(ニーポイント)より小さくなると、オン電流は急激に低下することが読み取れる。また、膜厚が厚くなるにしたがってオフ電流が増加し、それにともないオン・オフ比は小さくなっている。充分に良好な画像特性を得るためには、オン・オフ比として 10^6 以上あることが望ましいので、リンを含む非晶質シリコン半導体の膜厚を440A以下に制御する。以上の結果より、リンを含む非晶質シリコン半導体の

問題点を解決するための手段

本発明は上記問題点を解決するために、80A~440Aの膜厚を有するリンを含む非晶質シリコン半導体層を用いる。

作用

本発明は膜厚が80A~440Aのリンを含む非晶質シリコン半導体を形成してTFTを作製することにより、充分なオン電流、およびオン・オフ比(オン電流/オフ電流)が得られ、良好な画像特性を示す液晶表示装置を駆動できる。

実施例

以下、本発明の第1の実施例について第1図とともに説明する。ガラス基板1上にクロムよりなるゲート電極2を形成した後に、ゲート絶縁膜3となる窒化シリコン(4000A)、半導体層4となる非晶質シリコン(4000A)、リンを含む非晶質シリコン半導体層5a、5bをプラズマ化学気相堆積法により順次選択的に被着し、さらにソース、ドレイン電極6a、6bとなるアルミニウムを選択的に形成してTFTが完成する。こ

膜厚を80A~440Aの間に制御することにより、良好な画像特性を示す液晶表示装置を駆動するTFTが得られる。

また、第2図より明らかなように、膜厚が120Aでオン・オフ比は最も高い値を示す。故に、非晶質シリコン半導体の膜厚を 120 ± 40 Aに制御することにより、もっとも良好な画像特性を示す液晶表示装置を駆動するTFTが得られる。なお、ここで ± 40 Aとは、製膜における膜厚のばらつきを意味する。

本発明の第2の実施例について第3図とともに説明する。TFTの構成及び作成法は、第1の実施例に従う。第3図は、リンを含む非晶質シリコン半導体の膜厚をパラメータに、TFTの熱処理温度(熱処理時間1時間)に対しTFT特性のオン電流(ゲート電圧18V、ドレイン電圧12V時のドレイン電流)の劣化の割合(オン電流(熱処理後)/オン電流(初期状態))を示す。図に示す様に、リンを含む非晶質シリコン半導体の膜厚が80Aでは、220℃(ニーポイント)以

上の熱処理でオン電流は劣化する。しかし、順次膜厚が厚くなるにしたがってオン電流が劣化する熱処理温度が高温になり、即ち耐熱性が向上する。そして、膜厚が300Å以上になると、300℃までオン電流は劣化しない。第1の実施例の効果も考慮にいて、リンを含む非晶質シリコン半導体の膜厚を300Å～440Åに制御すれば、300℃までの耐熱性を有する良好な画像特性を示す液晶表示装置を駆動するTFTが得られる。

発明の効果

以上述べてきたように、本発明においてTFTのソース・ドレイン電極と半導体層との間のオーミック接触を改善するリンを含む非晶質シリコン半導体の膜厚を80Å～440Åにすることにより、良好な画像特性を示す液晶表示装置を駆動するTFTが得られる。また、膜厚を300Å～440Åに制御すれば、さらに300℃までの耐熱性を有するTFTが得られる。

4. 図面の簡単な説明

第1図はTFTの要部構成断面図、第2図は本

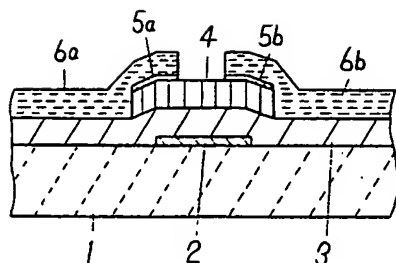
発明の第1の実施例においてリンを含む非晶質シリコン半導体の膜厚に対するオン電流(ゲート電圧18V、ドレイン電圧12V時のドレイン電流)、ゲート電圧を-20Vから+20Vへ掃引(ステップ電圧1V、ホールド時間1秒)して測定したときのオフ電流(ゲート電圧-5V、ドレイン電圧12V時のドレイン電流)、及びそれらから求めたオン・オフ比(オン電流/オフ電流)を示す図、第3図は本発明の第2の実施例において、リンを含む非晶質シリコン半導体の膜厚をパラメータに、TFTの熱処理温度(熱処理時間1時間)に対しTFT特性のオン電流(ゲート電圧18V、ドレイン電圧12V時のドレイン電流)の劣化の割合(オン電流(熱処理後)/オン電流(初期状態))を示す図である。

1・・・ガラス基板、2・・・ゲート電極、3・・・ゲート絶縁膜、4・・・非晶質シリコン半導体層、5a、5b・・・リンを含む非晶質シリコン半導体層、6a、6b・・・ソース、ドレイン電極。

代理人の氏名 弁理士 中尾敏男 ほか1名

- 1 - ガラス基板
- 2 - ゲート電極
- 3 - ゲート絶縁膜
- 4 - 非晶質シリコン半導体層
- 5a, 5b - リンを含む非晶質シリコン半導体層
- 6a, 6b - ソース・ドレイン電極

第1図



第3図

